

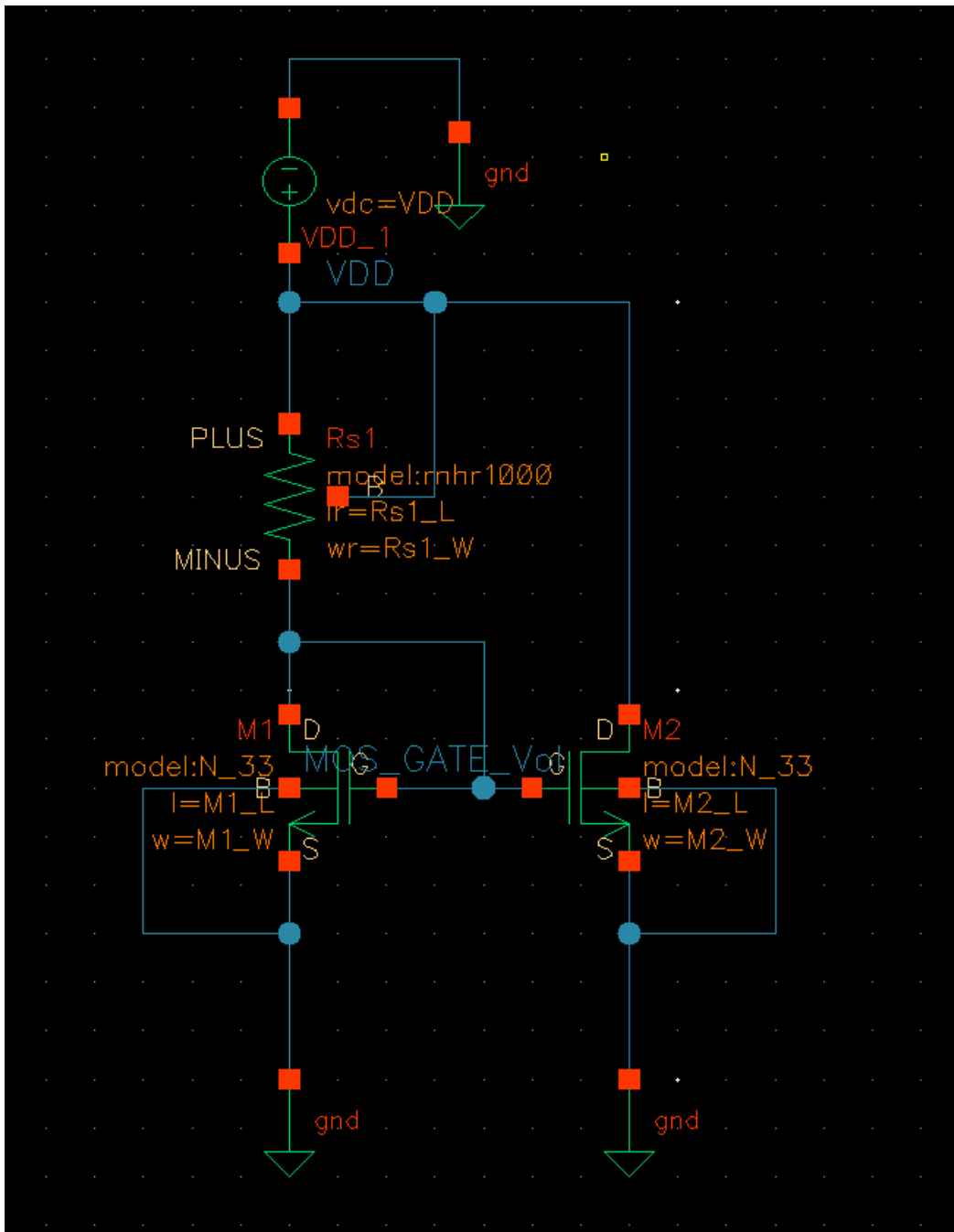
類比積體電路 HW_2

學員：陳彥邦 (學分班)

教授：陳科宏 教授

第一題

I. Schematic



II. Design parameters

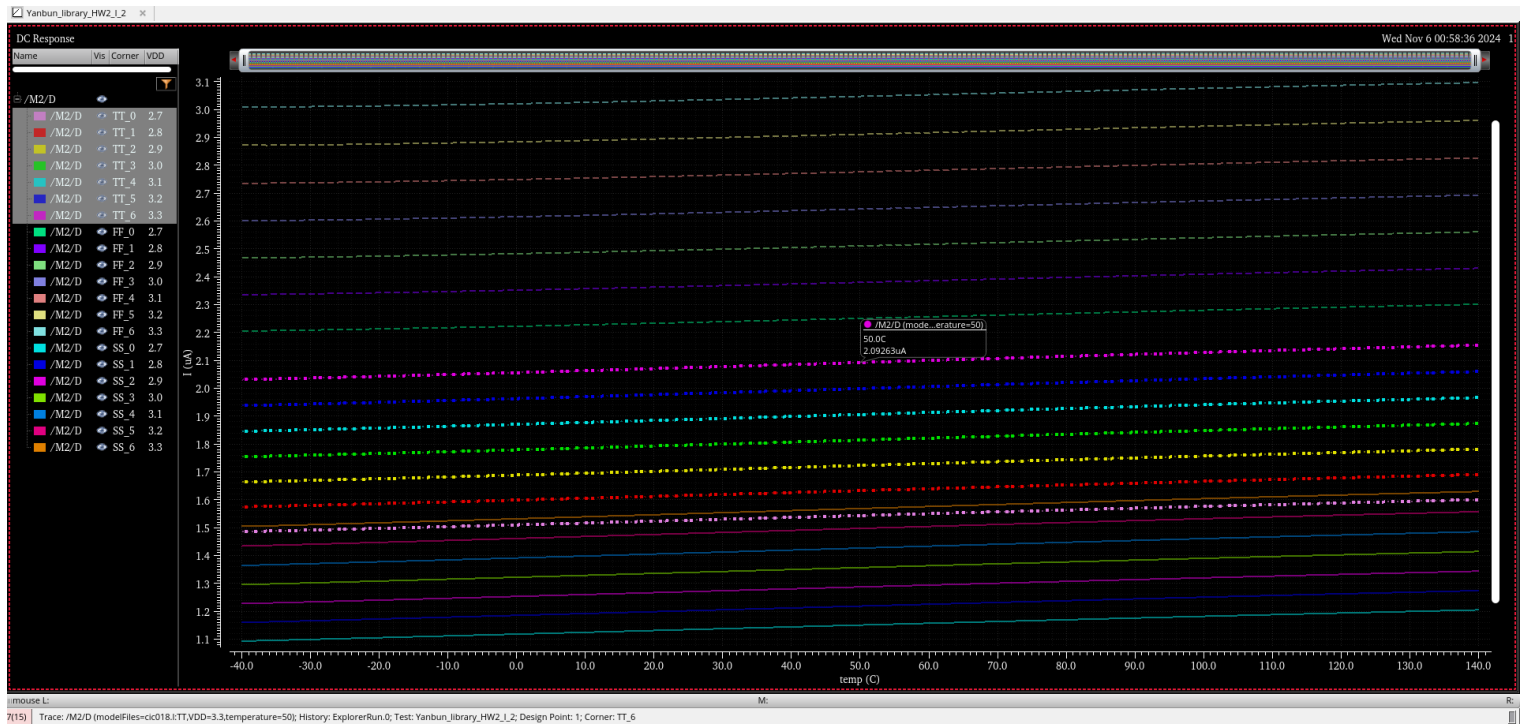
| MOSFETs | | | | |
|-----------|---------------|-------|--------|----------|
| Name | Type (P or N) | Width | Length | Multiple |
| M1 | N | 10u | 1u | 1 |
| M2 | N | 1u | 10u | 1 |
| Resistors | | | | |
| Name | Width | | Length | |
| Rs1 | 1u | | 10u | |

III. Simulation results

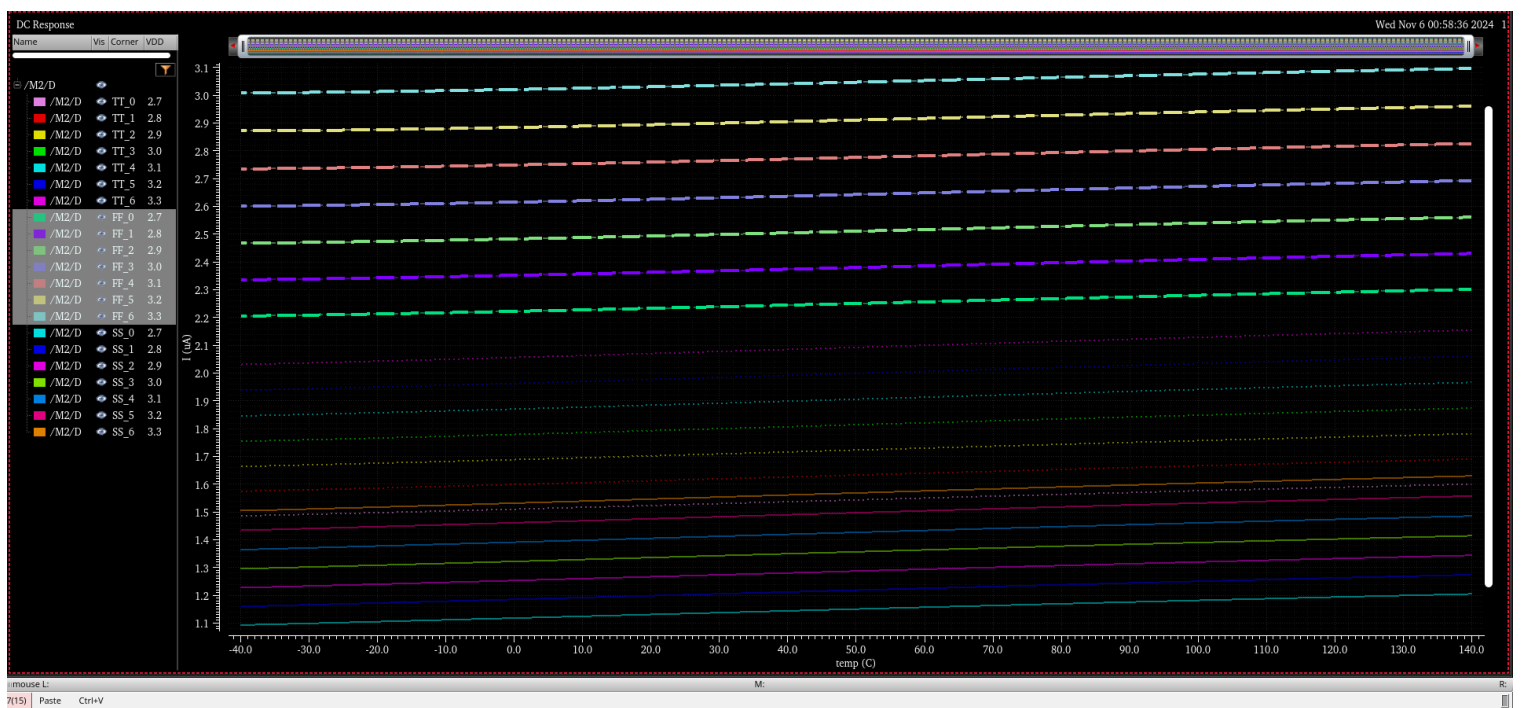
(Condition : .dc temp -40 140 1 sweep VDD 2.7 3.3 0.1)

➤ TT coner (高亮的那幾條)

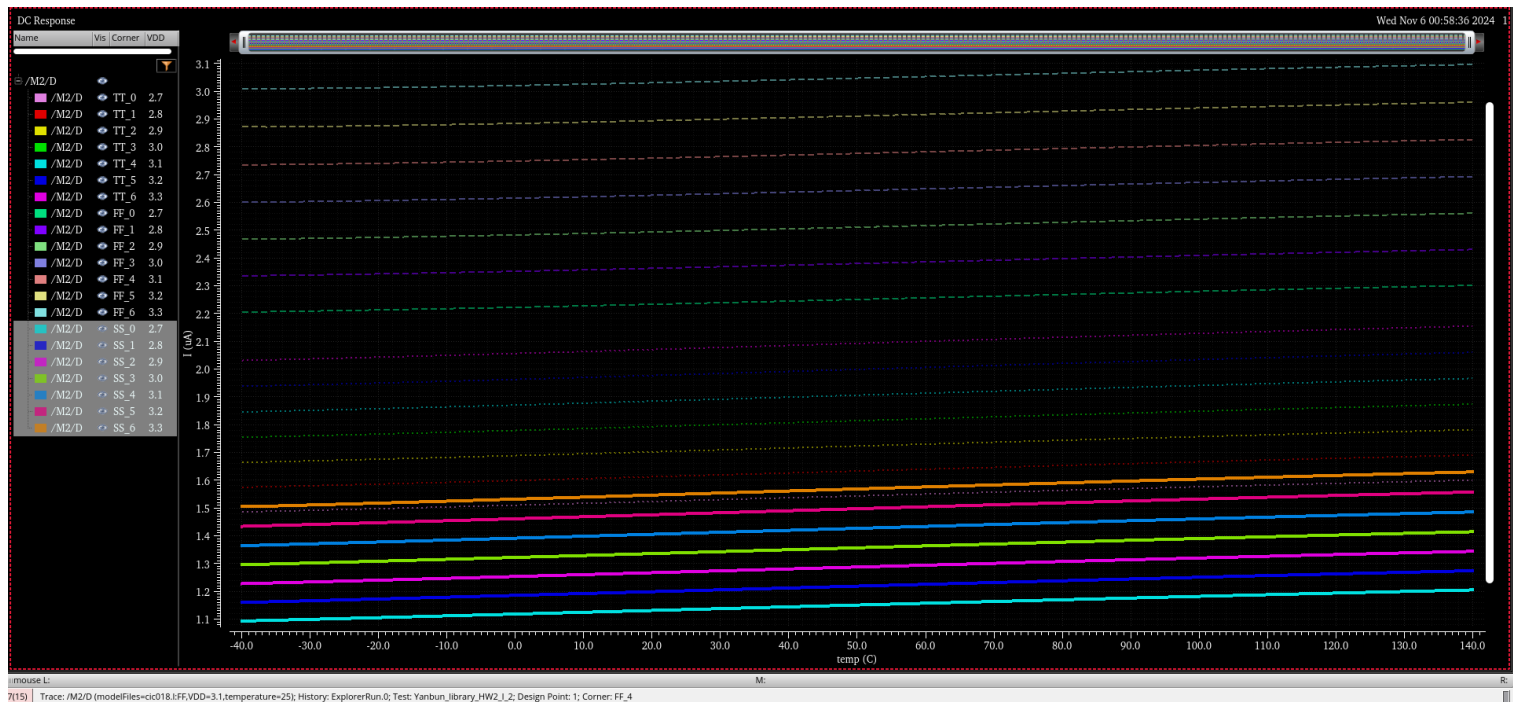
2 μ A output current (IB1, IB2, IB3, IB4) @VDD=3.3V, Temp=50, Process=TT(如下圖標示點所示)



➤ FF coner (高亮的那幾條)



➤ SS coner (高亮的那幾條)



➤ Explain:

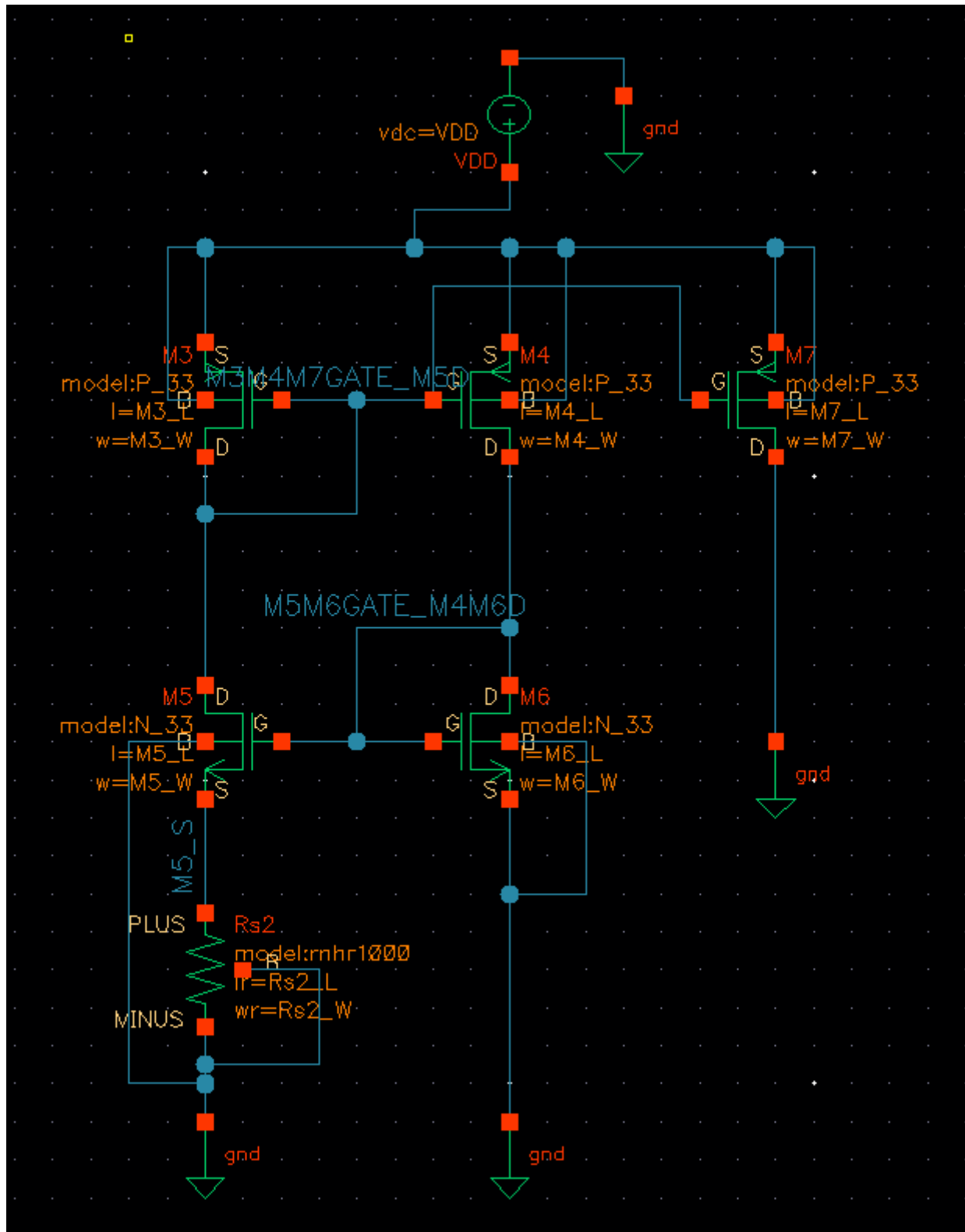
- P: 從 3 種 coner 可以看到兩個不同點，第一個是整體電流的大小，第二個是 VDD 的改變對 Id 的變化。
(1) 整體電流大小 : FF > TT > SS
(2) $\frac{\Delta I_d}{\Delta V_{DD}}$ 的大小 : FF > TT > SS
- V: VDD 越大，電流越大。因為當 VDD=3.3V 時 M1、M2 一定在飽和區，所以根據公式得知，VDD 越大 Vg 越大 Id 就越大。
- T: 當溫度 up 時，不管在哪個 coner 都會 Id 電流越來越大，這是因為半導體材料的特性，在溫度越高的情況下，元件阻值會降低，造成電流越來越大

IV. Discussion

如果 M1、M2 都是一樣的 W/L，在不考慮通道效應情況下，那此設計就是一個 current mirror 的設計，而 Rs1 是控制 M1 電流大小的。所以 IB1 的電流公式在理想情況下就是飽和區的公式。
$$I_{B1} = \frac{1}{2} \mu n C_{ox} \frac{W}{L} (V_{gs} - V_{th})^2$$

第二題

I. Schematic



II. Design parameters

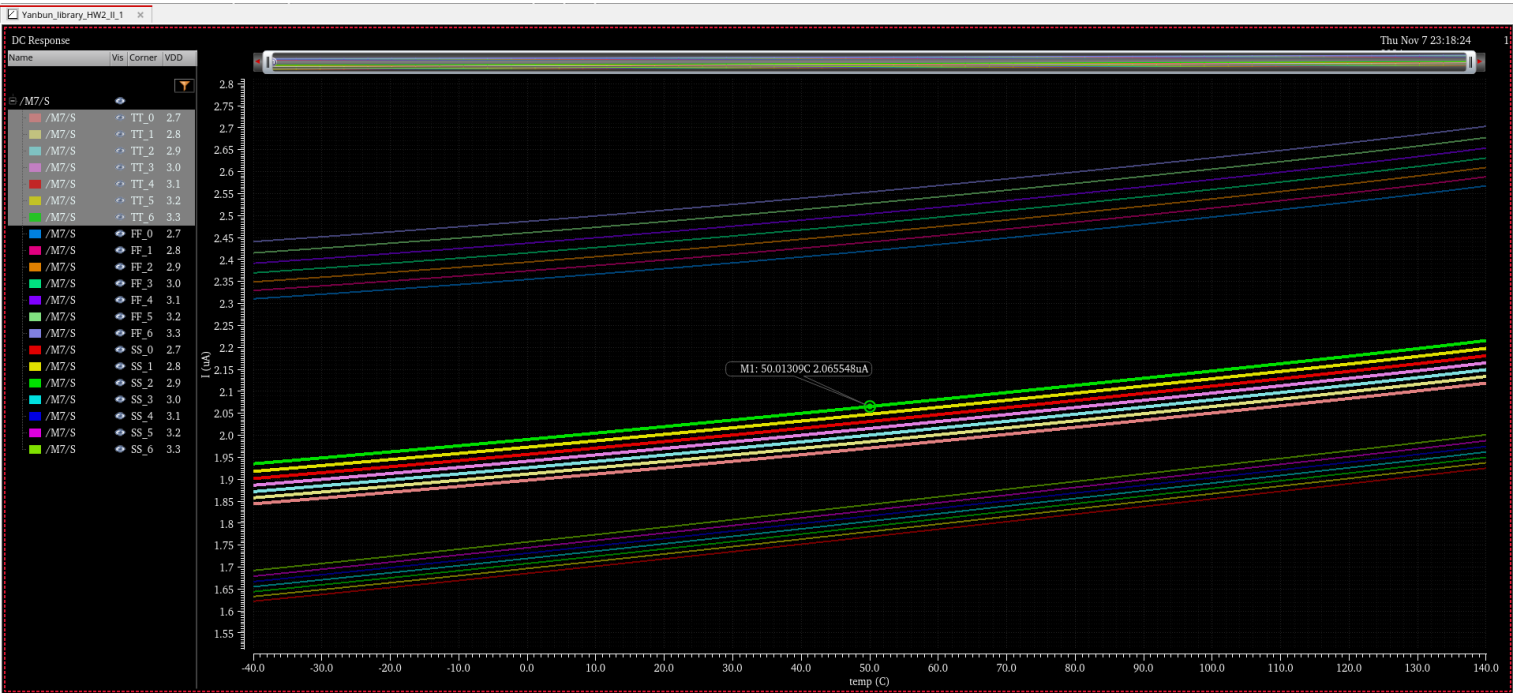
| MOSFETs | | | | |
|-----------|---------------|-------|--------|----------|
| Name | Type (P or N) | Width | Length | Multiple |
| M3 | P | 1u | 1u | 1 |
| M4 | P | 1u | 10u | 1 |
| M5 | N | 10u | 1u | 1 |
| M6 | N | 1u | 1u | 1 |
| M7 | P | 1u | 1u | 1 |
| Resistors | | | | |
| Name | Width | | Length | |
| Rs2 | 1u | | 10u | |

III. Simulation results

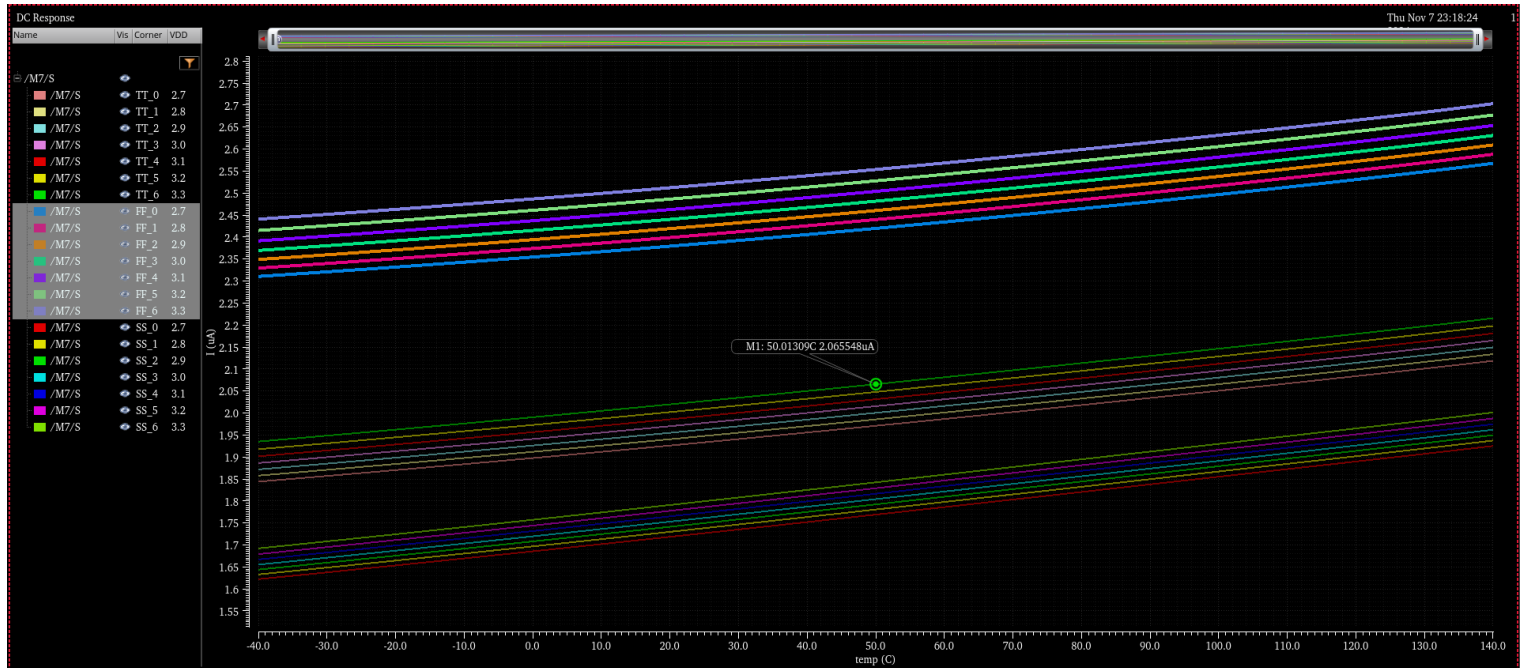
(Condition : .dc temp -40 140 1 sweep VDD 2.7 3.3 0.1)

➤ TT coner (高亮的那幾條)

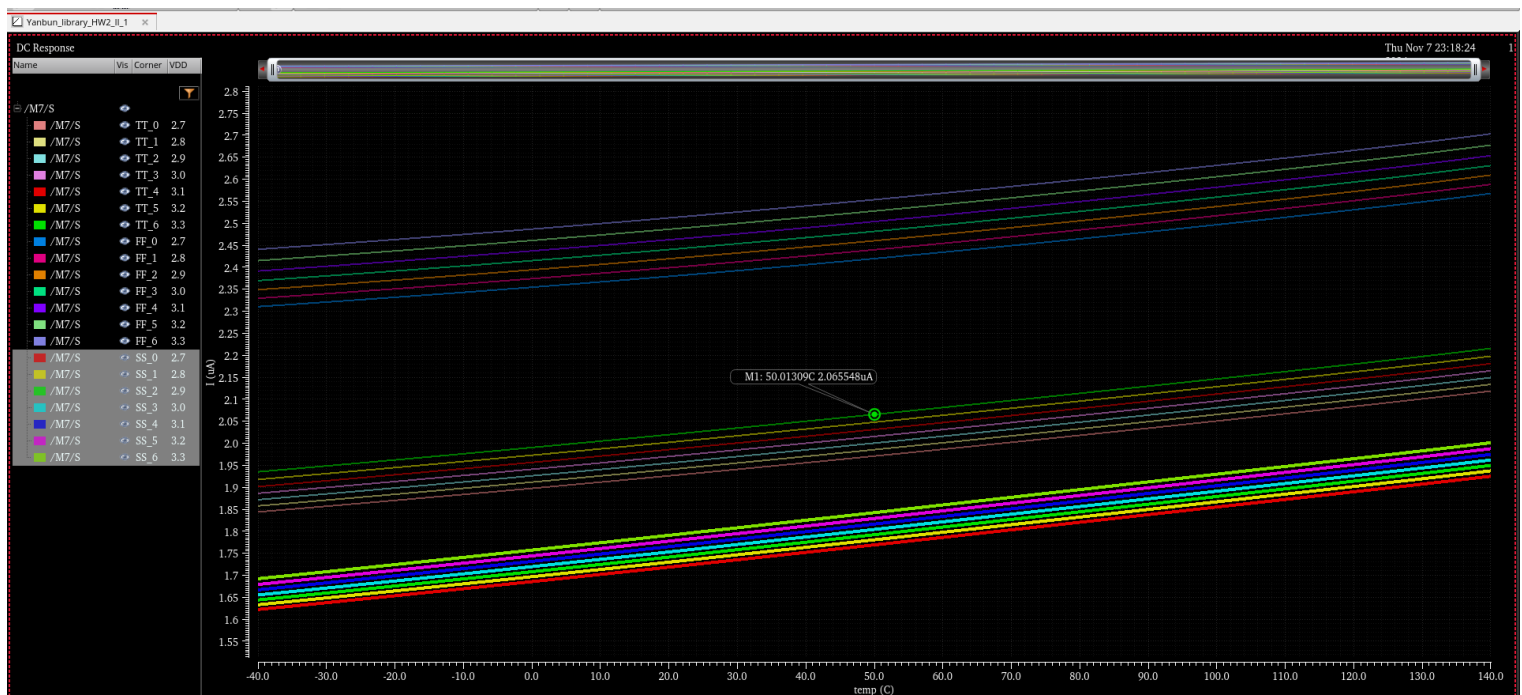
2 μ A output current (IB1, IB2, IB3, IB4) @VDD=3.3V, Temp=50, Process=TT(如下圖標示點所示)



➤ FF coner (高亮的那幾條)



➤ SS coner (高亮的那幾條)



➤ Explain:

基本上跟第一題的 PVT 狀況差不多，與第一題的差異在下方的 Discussion 分析。

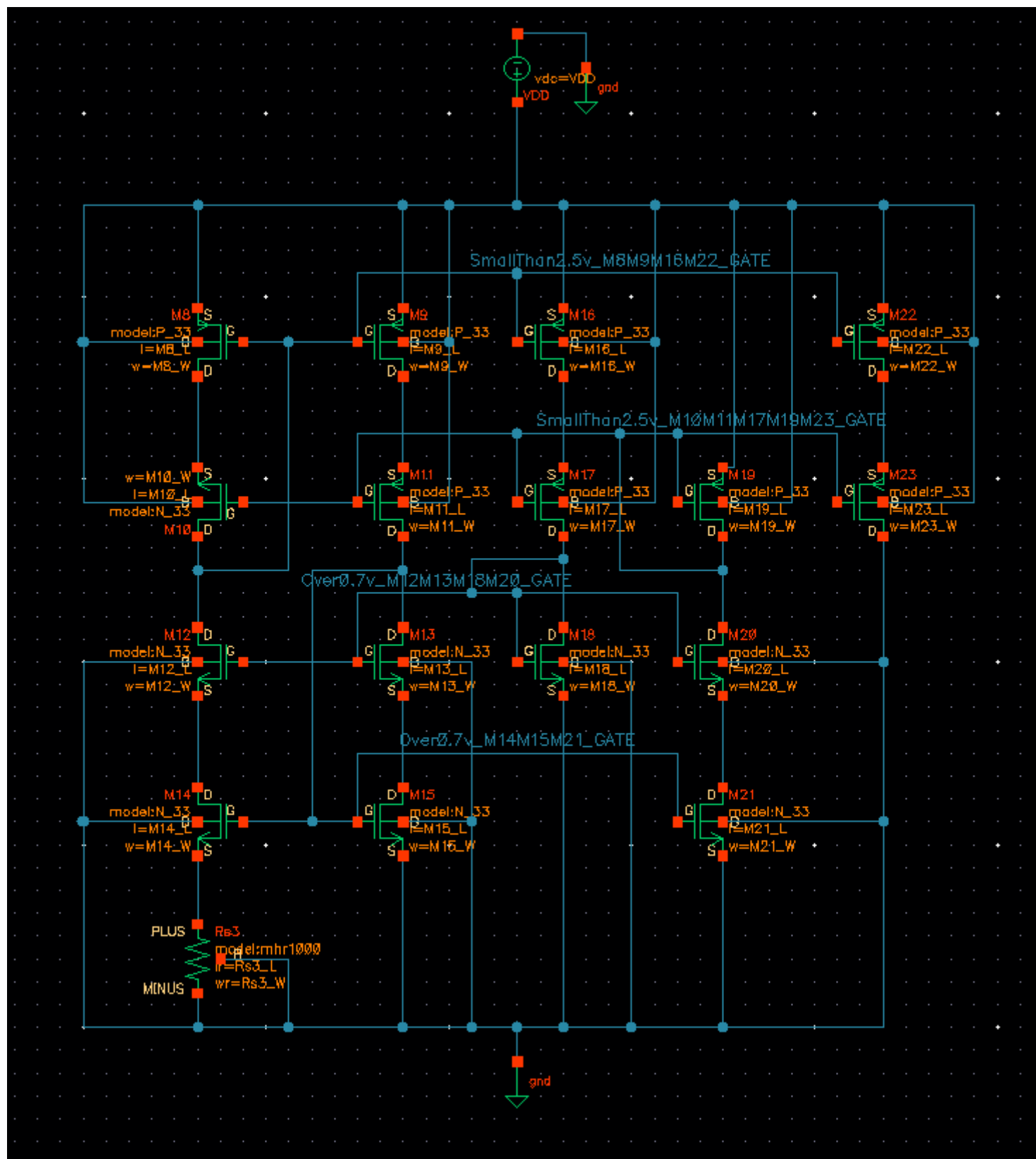
IV. Discussion

第一題的 M2_gate 電壓= $VDD - (I_d M1) \cdot R_{s1}$ ，而第二題的 M7_gate 電壓= $(-V_{gs_M6}) + (V_{th6}) + (VDD) - |V_{th3}|$ 。而當 VDD 上升時 V_{gs_M6} 也會上升，所以 M7_gate 的電壓在 VDD 上升的時候會多減掉 V_{gs_M6} 增加的電壓，導致

相比第一題來說 VDD 提升會比較小的提升 I_{d2} 電流。 I_{d2} 電流公式 $I_{B2} = \frac{1}{2} \mu n C_{ox} \frac{W}{L} (V_{sg} - |V_{th}|)^2$

第三題

I. Schematic



II. Design parameters

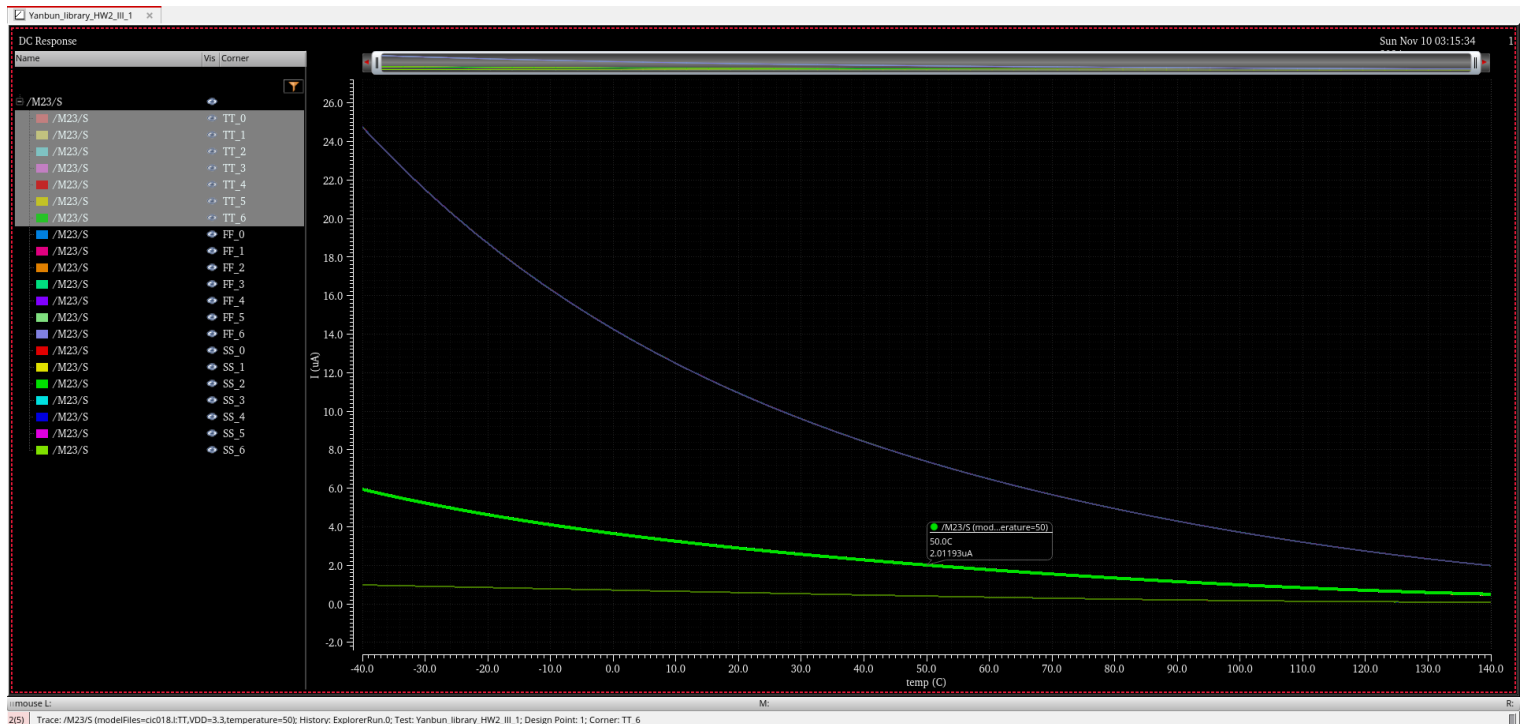
| MOSFETs | | | | |
|-----------|---------------|-------|--------|----------|
| Name | Type (P or N) | Width | Length | Multiple |
| M8 | P | 40u | 1u | 1 |
| M9 | P | 50u | 1u | 1 |
| M10 | P | 1u | 5u | 1 |
| M11 | P | 50u | 1u | 1 |
| M12 | N | 2u | 1u | 1 |
| M13 | N | 1u | 10u | 1 |
| M14 | N | 1u | 1u | 1 |
| M15 | N | 1u | 1u | 1 |
| M16 | P | 30u | 1u | 1 |
| M17 | P | 10u | 1u | 1 |
| M18 | N | 1u | 20u | 1 |
| M19 | P | 20u | 1u | 1 |
| M20 | N | 2u | 1u | 1 |
| M21 | N | 1u | 1u | 1 |
| M22 | P | 80u | 770n | 1 |
| M23 | P | 80u | 700n | 1 |
| Resistors | | | | |
| Name | Width | | Length | |
| Rs3 | 1u | | 1u | |

III. Simulation results

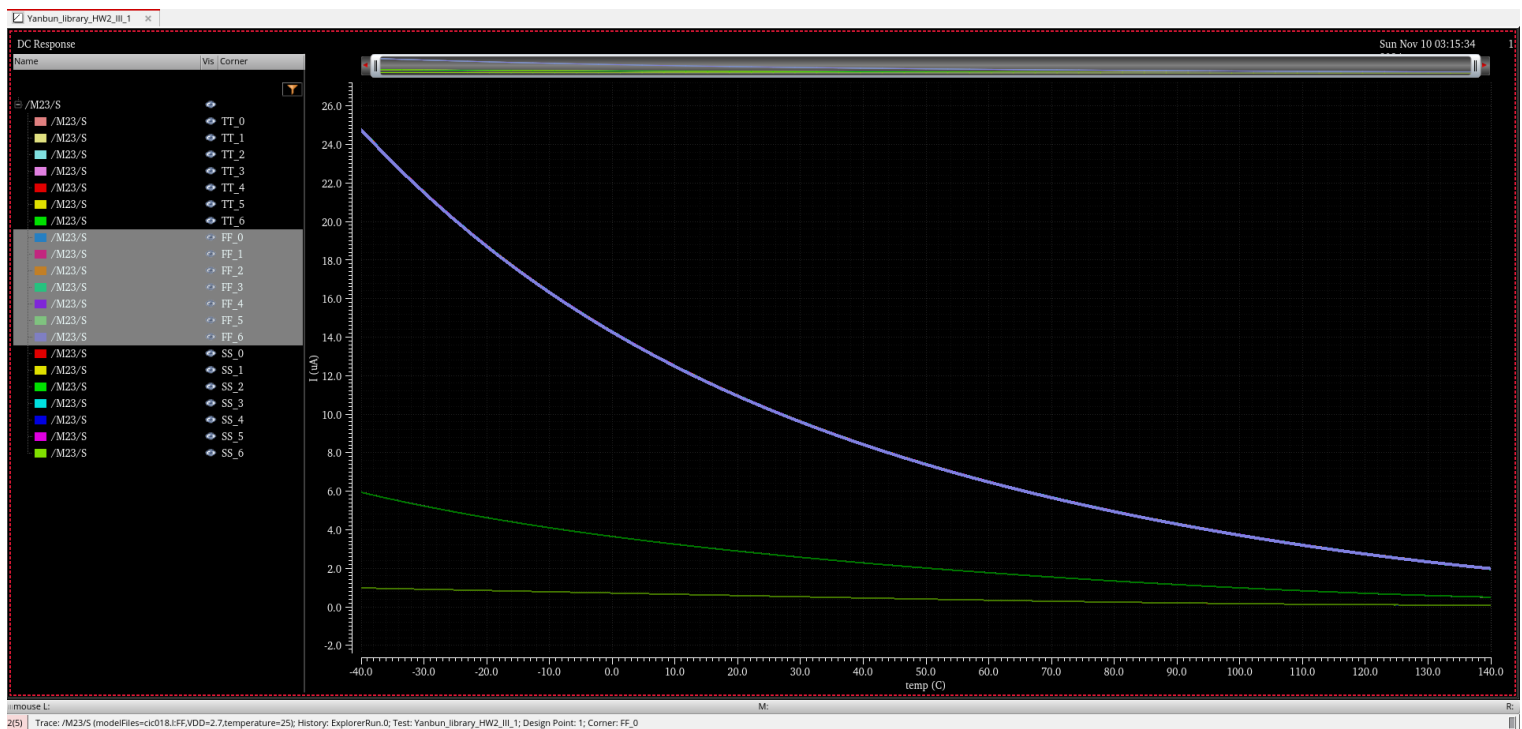
(Condition : .dc temp -40 140 1 sweep VDD 2.7 3.3 0.1)

➤ TT coner (高亮的那幾條)

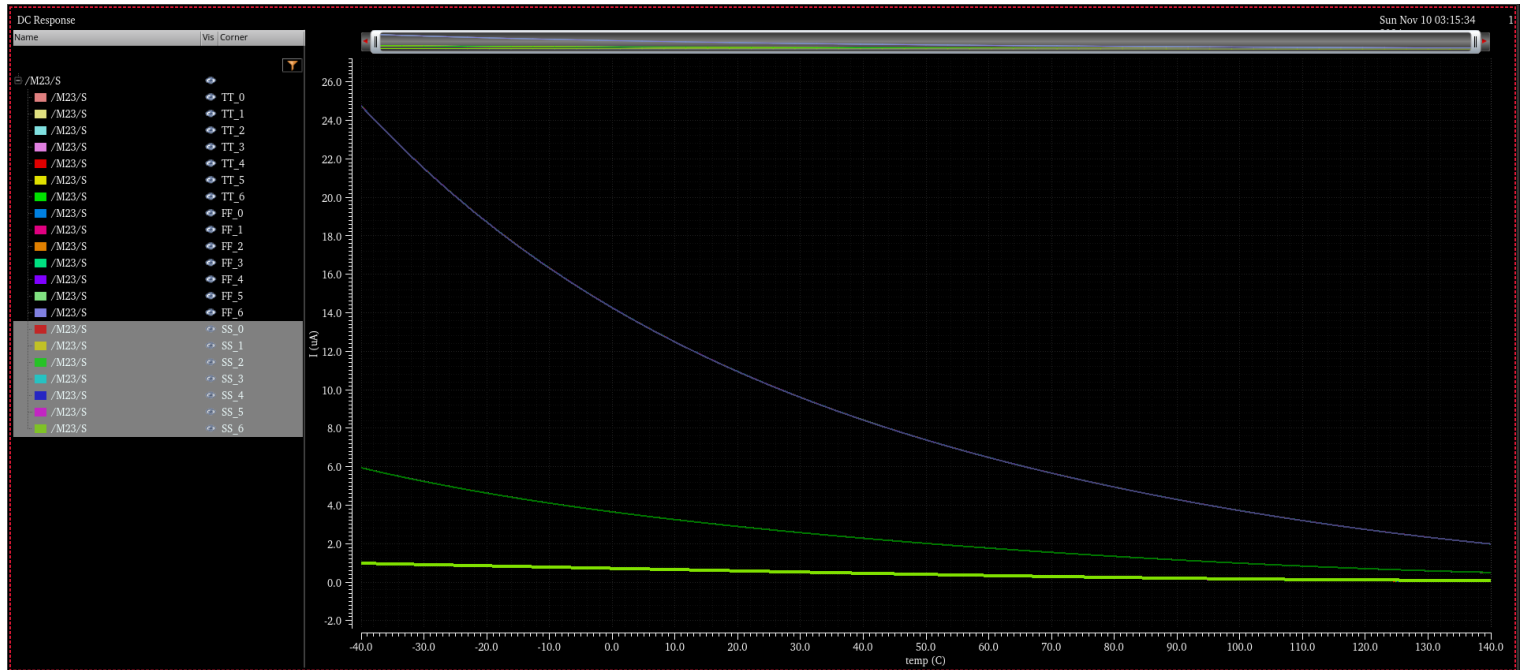
2 μ A output current (IB1, IB2, IB3, IB4) @VDD=3.3V, Temp=50, Process=TT(如下圖標示點所示)



➤ FF coner (高亮的那幾條)



➤ SS coner (高亮的那幾條)



➤ Explain:

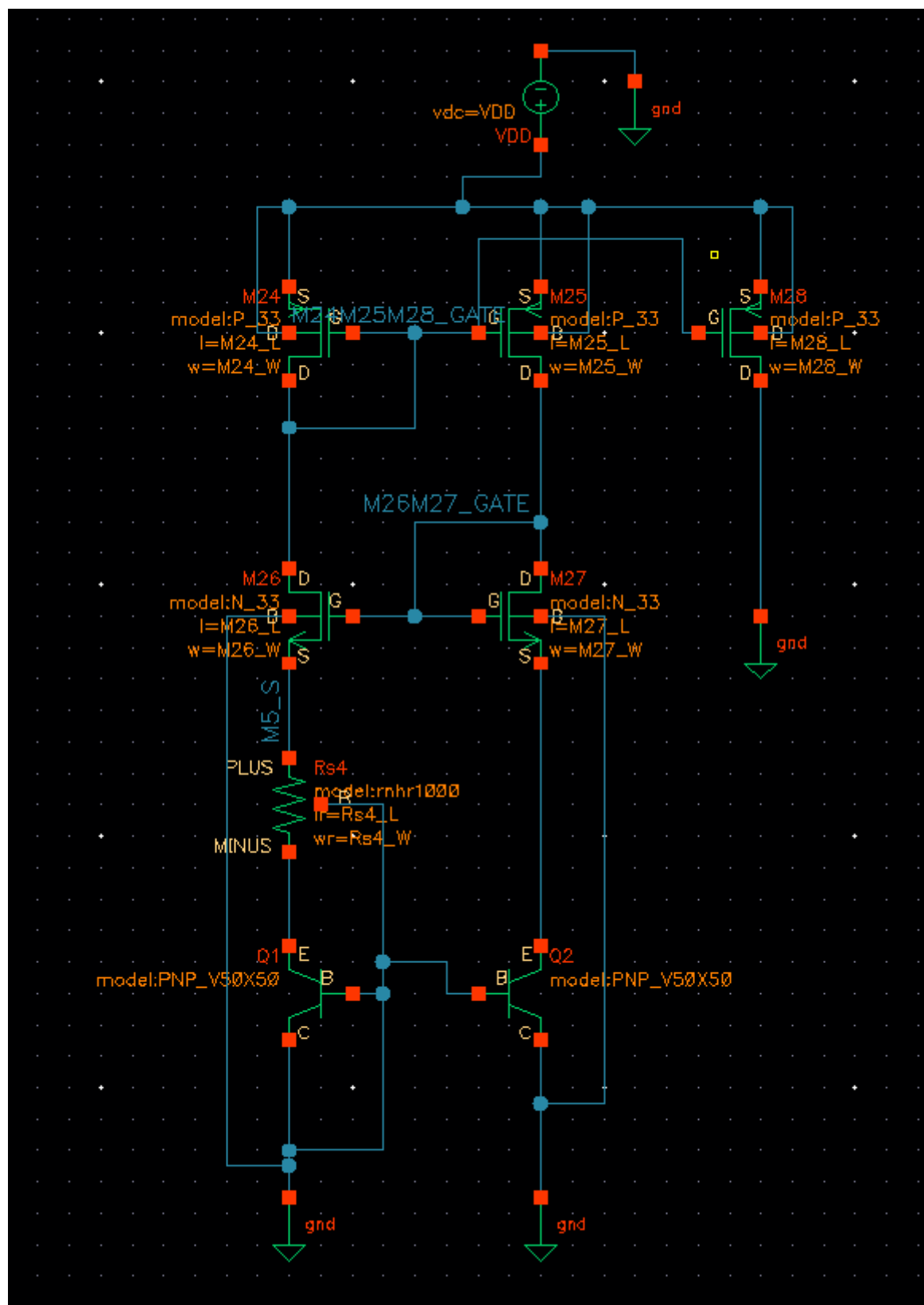
1. P: 相比第 1、2 題來說，corner 不同造成的電流變化量比 1、2 題的還要大。
2. V: 在 regions 穩定狀態下，電壓的變化不會帶來電流的變化。
3. T: 當溫度 up 時，不管在哪個 coner 都會 I_d 電流越來越大，這是因為半導體材料的特性，在溫度越高的情況下，元件阻值會降低，造成電流越來越大

IV. Discussion

正常來說 M22、M23 的電流公式 $I_{B3} = \frac{1}{2} \mu n C_{ox} \frac{W}{L} (V_{sg} - |V_{th}|)^2$ 。從模擬圖可以看到 VDD 的改變不影響 IB3 的電流，可以得知這種電路在穩定狀態下，M22、M23 的 V_{sg} 是定值，然而也因為 V_{sg} 是定值，所以溫度和 corner 對 IB3 的影響就變得比較大。(正常來說 corner&溫度也會影響 V_{gs} 值，但此電路讓 V_{sg} 變成定值)

第四題

I. Schematic



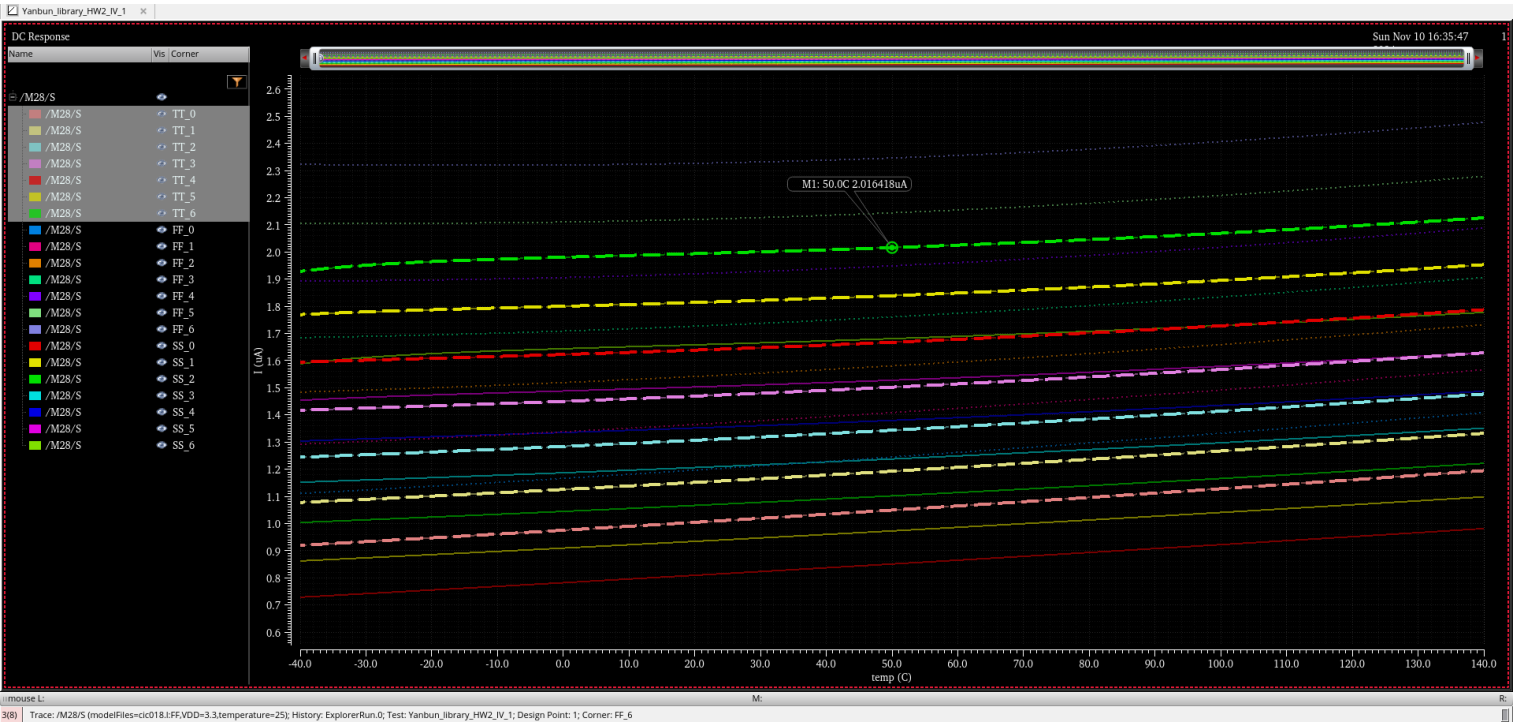
II. Design parameters

| MOSFETs | | | | |
|-----------|---------------|-------|--------|----------|
| Name | Type (P or N) | Width | Length | Multiple |
| M24 | P | 1u | 19u | 1 |
| M25 | P | 20u | 20u | 1 |
| M26 | N | 1u | 1u | 1 |
| M27 | N | 20u | 1u | 1 |
| M28 | P | 1u | 19u | 1 |
| Resistors | | | | |
| Name | Width | | Length | |
| Rs4 | 1u | | 20u | |

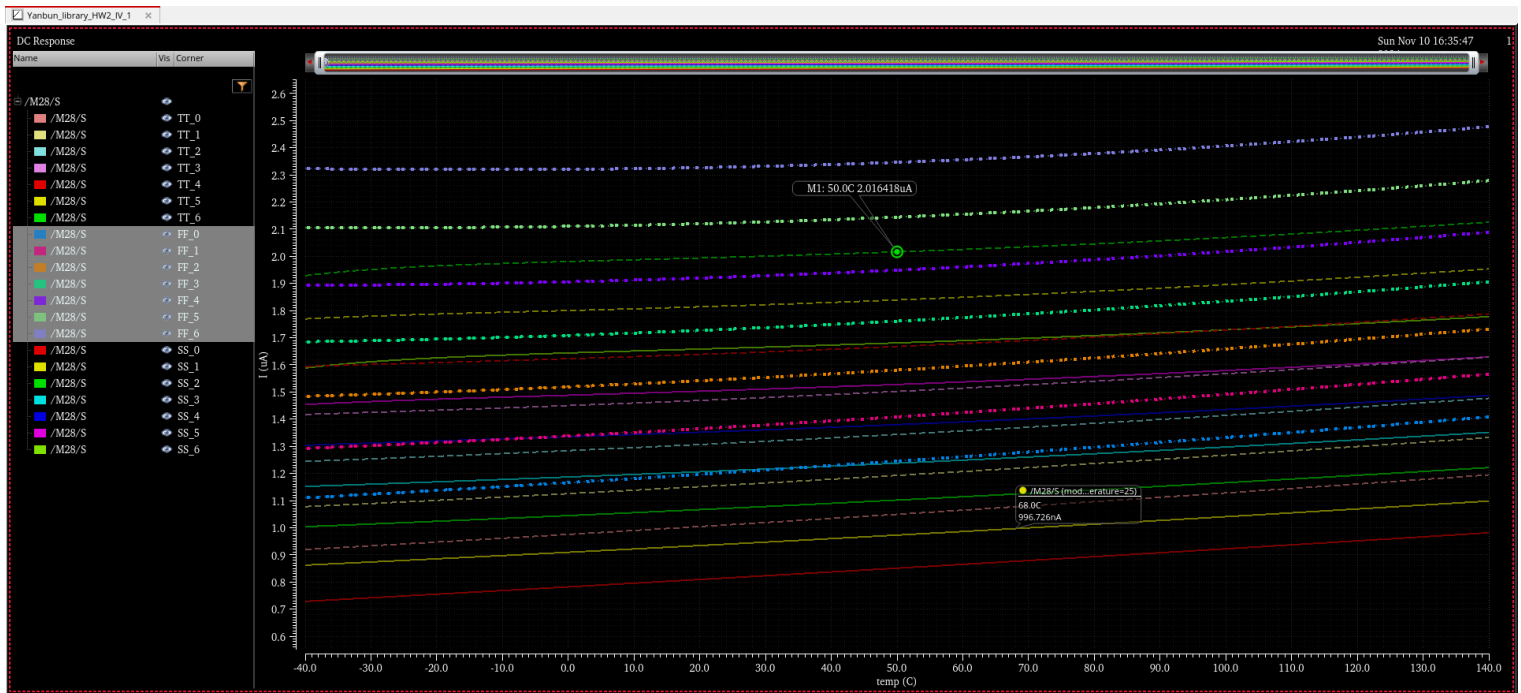
III. Simulation results

(Condition : .dc temp -40 140 1 sweep VDD 2.7 3.3 0.1)

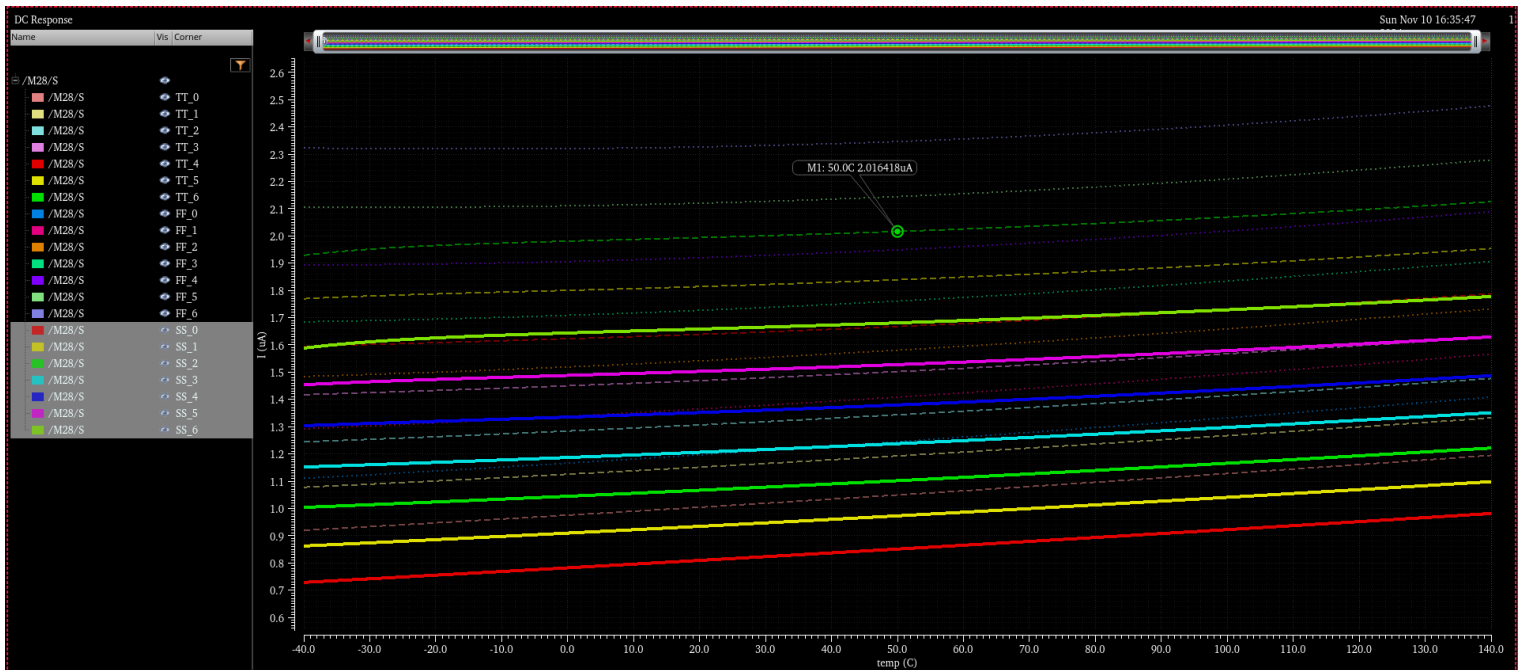
➤ TT coner (高亮的那幾條)



➤ FF coner (高亮的那幾條)



➤ SS coner (高亮的那幾條)



➤ Explain:

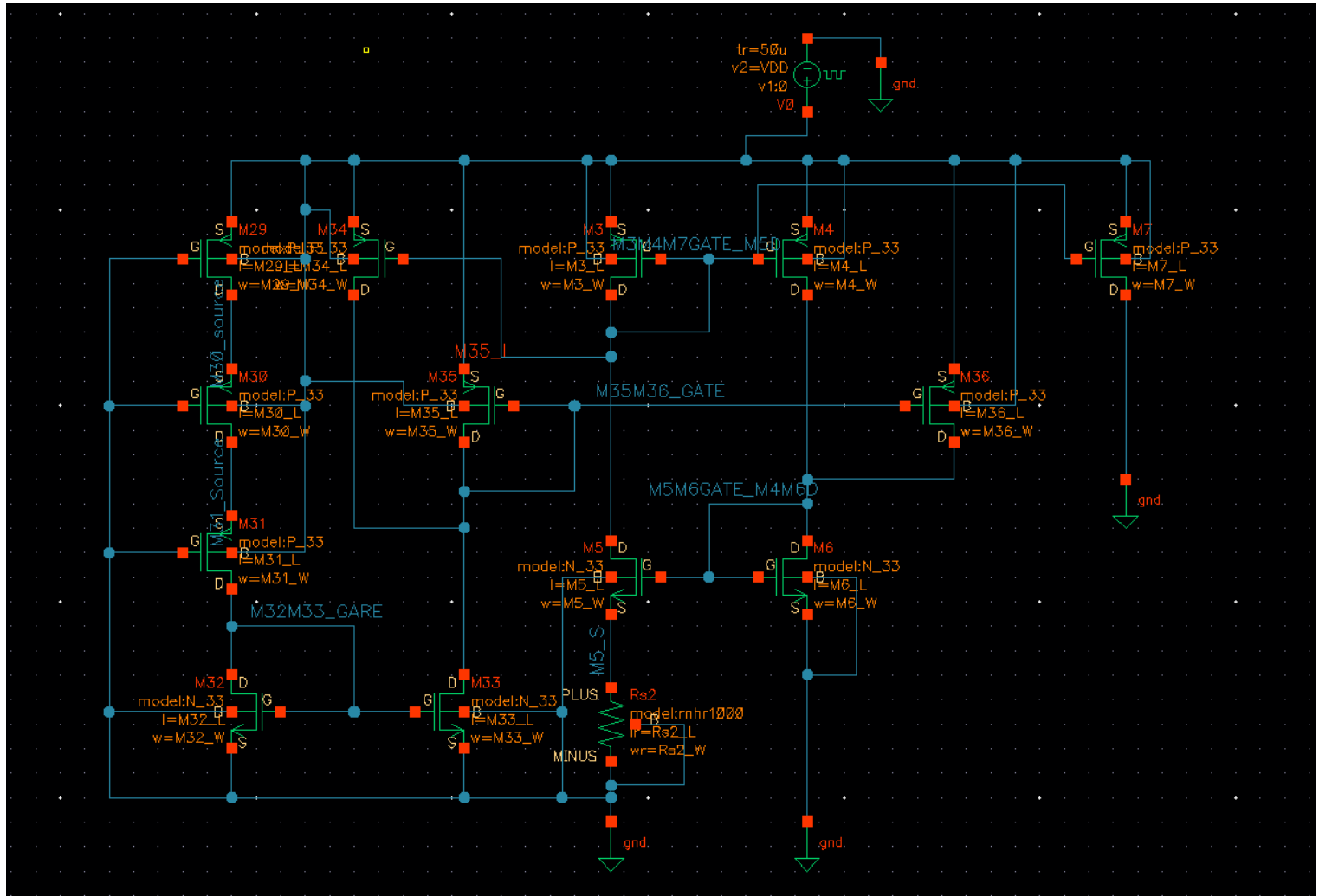
基本上跟第 1、2 題的 PVT 狀況差不多，與第 2 題的差異在下方的 Discussion 分析。

IV. Discussion

根據第二題已知 $M7_gate$ 電壓 = $(-V_{gs_M6}) + (V_{th6}) + (VDD) - |V_{th3}|$ 。而加入了 Q1、Q2 讓 V_{gs_M6} 的值變化率變小，所以會導致 IB4 電流相比 IB2 電流受 VDD 的影響更大。

第五題

I. Schematic



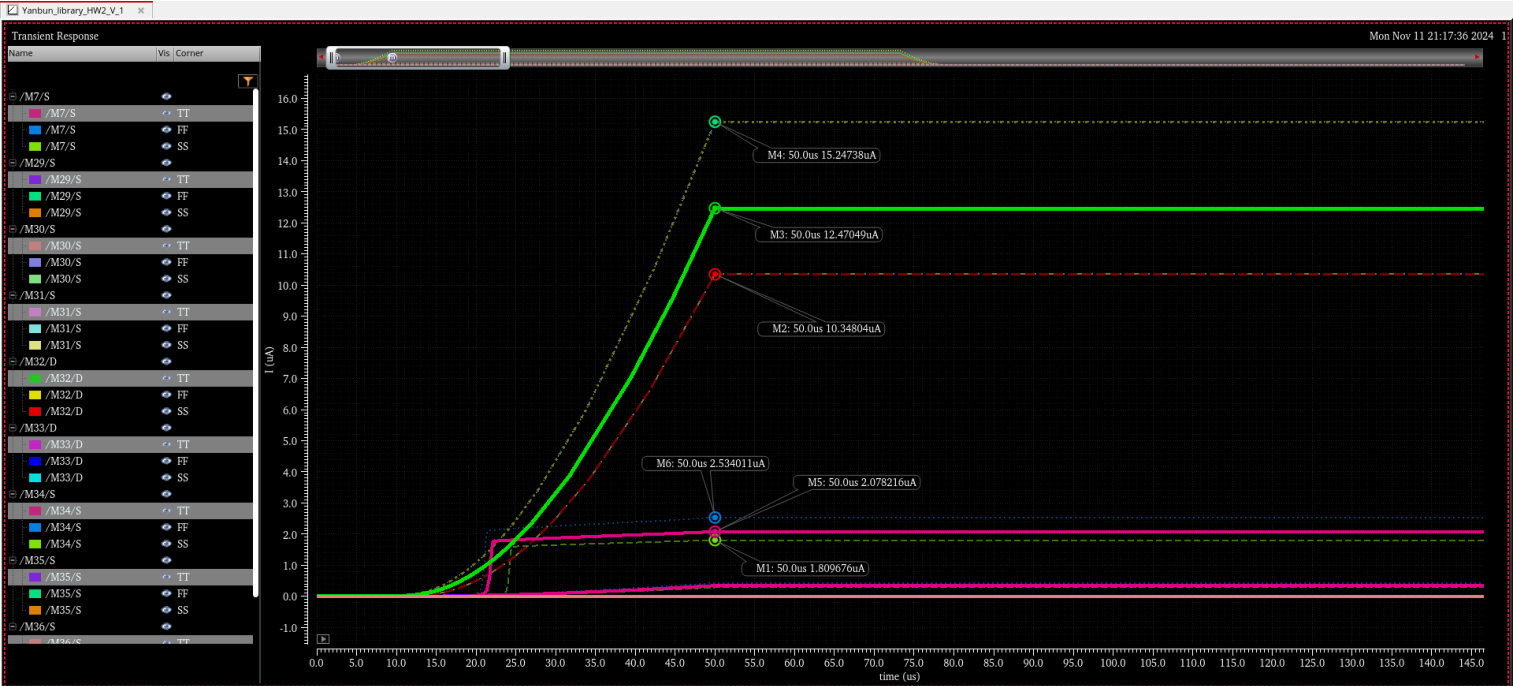
II. Design parameters

| MOSFETs | | | | |
|-----------|---------------|-------|--------|----------|
| Name | Type (P or N) | Width | Length | Multiple |
| M29 | P | 500n | 1u | 1 |
| M30 | P | 500n | 1u | 1 |
| M31 | P | 500n | 1u | 1 |
| M32 | N | 4u | 1u | 1 |
| M33 | N | 1u | 10u | 1 |
| M34 | P | 1u | 1u | 1 |
| M35 | P | 1u | 1u | 1 |
| M36 | P | 1u | 10 | 1 |
| Resistors | | | | |
| Name | Width | | Length | |
| | | | | |

III. Simulation results

(Condition : .dc temp -40 140 1 sweep VDD 2.7 3.3 0.1)

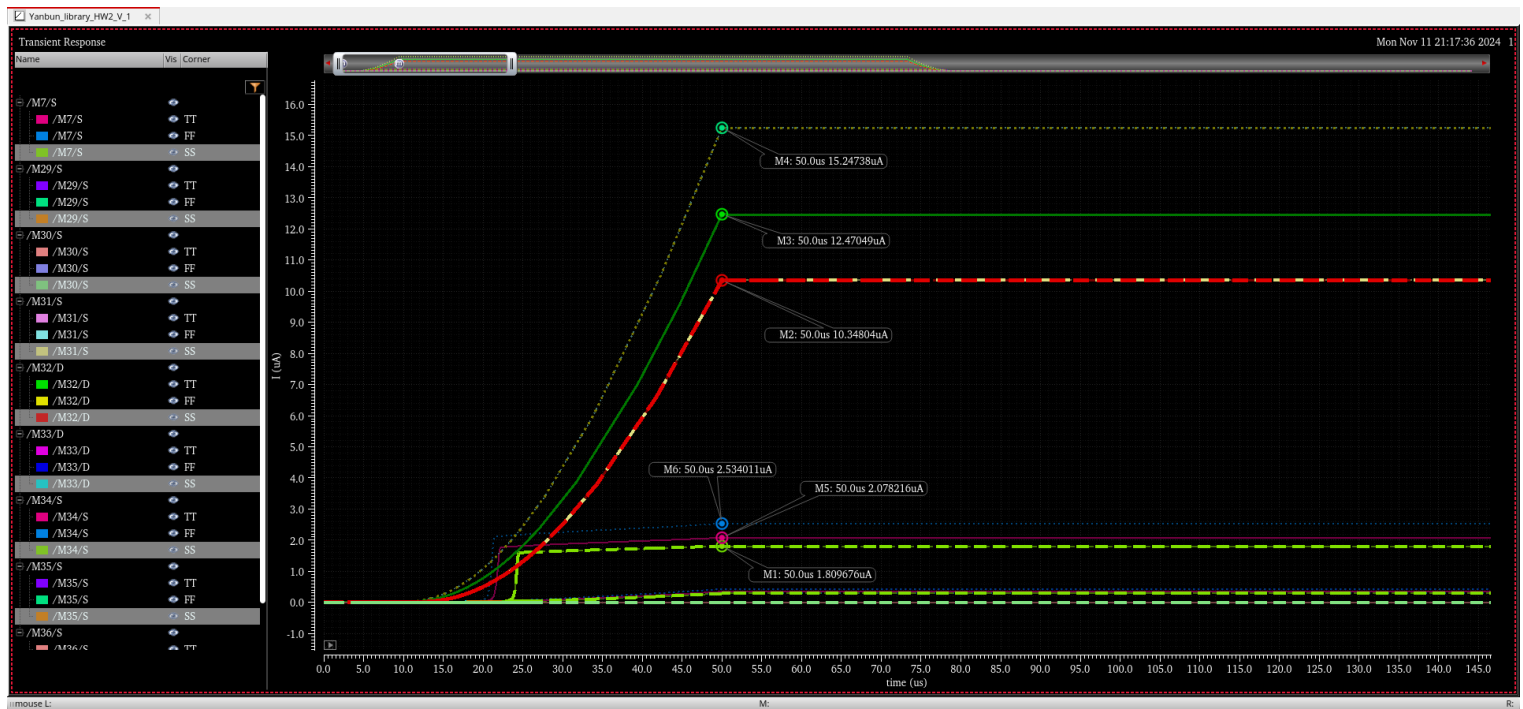
➤ TT coner (高亮的那幾條)



➤ FF coner (高亮的那幾條)



➤ SS coner (高亮的那幾條)



➤ Explain:

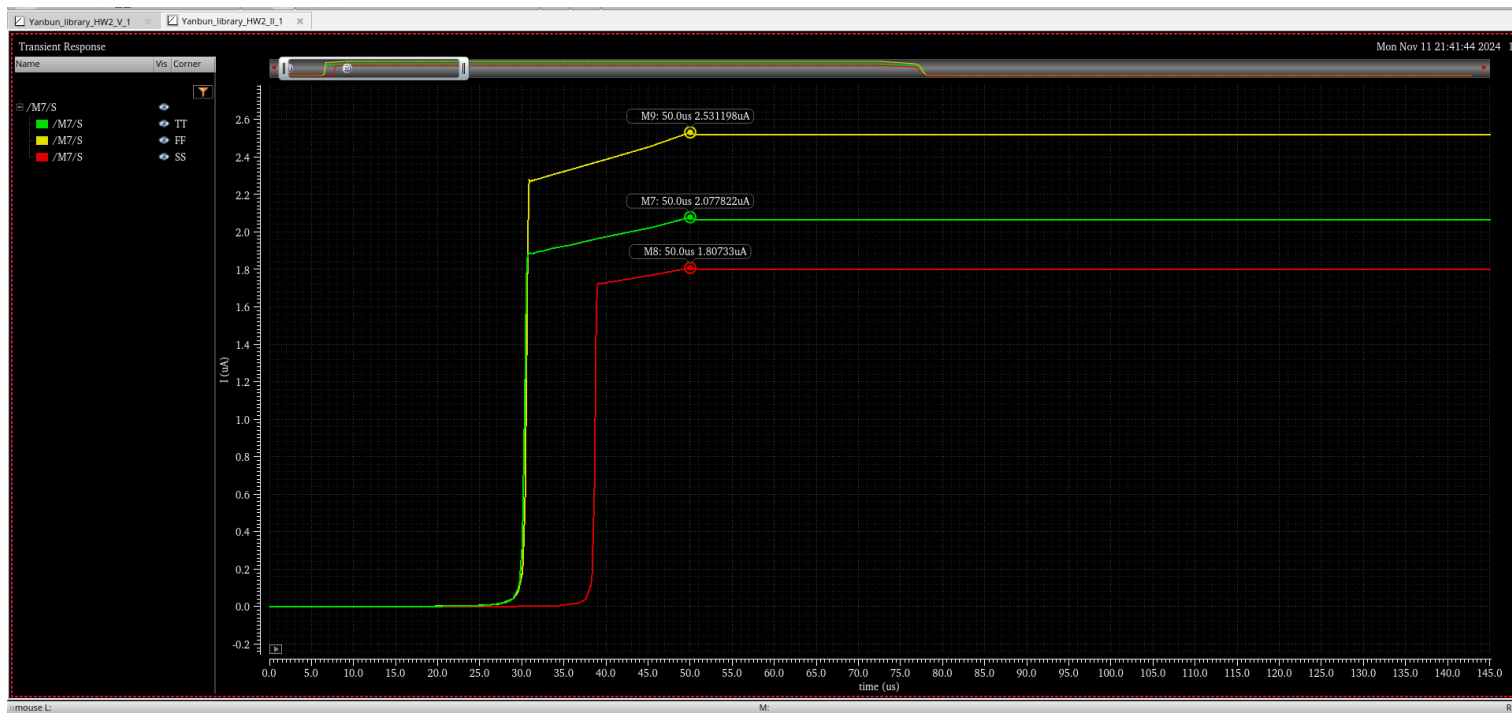
根據網路上資訊，是說 **Start-up mechanism** 是用來增加電路穩定度的，使電路可以在某些臨界點不因雜訊導致 regions 跳來跳去，導致電路雜訊變的更大，這有可能導致電路元件損壞。並且此設計應該在主電路進入穩定狀態後關閉此副電路，這麼做的原是為了讓整體功率變小，且不要讓副電路影響到主電路的 function。

IV. Discussion

● 有加 Start-up mechanism :



● 無加 Start-up mechanism:



以下做個 Start-up mechanism 有加&無加的比較:

1. M7 開始導通的時間:
有加=>20~25us 就導通
無加=>30~38us 才導通
2. M7 導通後灌入電流的速度差不多
3. M7 導通後 Liner regions 斜率比較:
有加<無加